

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-261324

(43)Date of publication of application : 22.09.2000

(51)Int.Cl.

H03M 7/42

(21)Application number : 11-062750

(71)Applicant : FUJI FILM MICRODEVICES CO  
LTD

FUJI PHOTO FILM CO LTD

(22)Date of filing : 10.03.1999

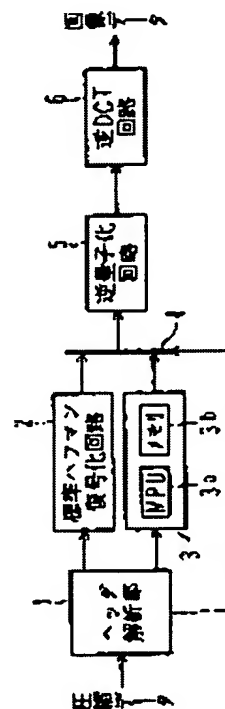
(72)Inventor : ASANO MASANARI

## (54) HUFFMAN DECODING CIRCUIT

### (57)Abstract:

PROBLEM TO BE SOLVED: To obtain a Huffman decoding circuit capable of decoding coded data obtained by using either a standard Huffman table or a nonstandard Huffman table.

SOLUTION: This Huffman decoding circuit has a discriminating means 1 that discriminates which is used to encode a code to be decoded between a standard Huffman table and a nonstandard Huffman table, a standard decoding circuit 2 which decodes it by using the standard Huffman table when discriminated as the encoded one obtained by using the standard Huffman table and a software processing means 3 which uses the nonstandard Huffman table and decodes it according to a decoding computer program when discriminated as an encoded code obtained by using the nonstandard Huffman table.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of  
rejection]

[Kind of final disposal of application other than  
the examiner's decision of rejection or  
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-261324  
(P2000-261324A)

(43) 公開日 平成12年9月22日 (2000.9.22)

(51) Int.Cl.<sup>7</sup>  
H 0 3 M 7/42

識別記号

F I  
H 0 3 M 7/42

データベース\*(参考)  
5 J 0 6 4

審査請求 未請求 請求項の数9 OL (全9頁)

(21) 出願番号 特願平11-62750

(22) 出願日 平成11年3月10日 (1999.3.10)

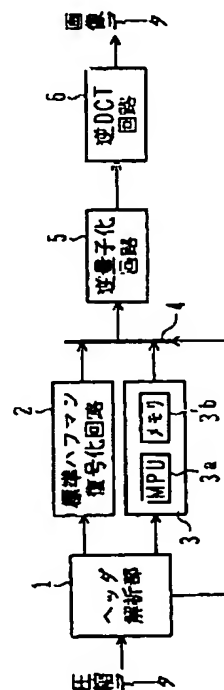
(71) 出願人 391051588  
富士フイルムマイクロデバイス株式会社  
宮城県黒川郡大和町松坂平1丁目6番地  
(71) 出願人 000003201  
富士写真フイルム株式会社  
神奈川県南足柄市中沼210番地  
(72) 発明者 浅野 真成  
宮城県黒川郡大和町松坂平1丁目6番地  
富士フイルムマイクロデバイス株式会社内  
(74) 代理人 100091340  
弁理士 高橋 敬四郎 (外1名)  
Fターム(参考) 5J064 AA04 BA09 BC01 BC02 BC29  
CA02 CB12 CB14

(54) 【発明の名称】 ハフマン復号化回路

(57) 【要約】

【課題】 標準ハフマンテーブルと非標準ハフマンテーブルのいずれを使用した符号データでも復号化することができるハフマン復号化回路を提供することを課題とする。

【解決手段】 復号化対象の符号が標準のハフマンテーブル又は非標準のハフマンテーブルのいずれを使用して符号化されたものの判定を行う判定手段(1)と、標準のハフマンテーブルを使用して符号化されたものであると判定された場合には、標準のハフマンテーブルを使用して復号化する標準復号化回路(2)と、非標準のハフマンテーブルを使用して符号化されたものであると判定された場合には、非標準のハフマンテーブルを使用して復号化コンピュータプログラムに従って復号化するソフトウェア処理手段(3)とを有するハフマン復号化回路。



## 【特許請求の範囲】

【請求項1】 外部から供給される異なるビット長の符号を復号化するハフマン復号化回路であって、

外部から供給されるハフマンテーブル情報に基づき、復号化対象の符号が標準のハフマンテーブルを使用して符号化されたものか、あるいは非標準のハフマンテーブルを使用して符号化されたものかの判定を行う判定手段と、

前記判定手段により前記符号が標準のハフマンテーブルを使用して符号化されたものであると判定された場合には、前記標準のハフマンテーブルを使用して外部から供給される符号を復号化する標準復号化回路と、

前記判定手段により前記符号が非標準のハフマンテーブルを使用して符号化されたものであると判定された場合には、前記非標準のハフマンテーブルを使用して復号化コンピュータプログラムに従って外部から供給される符号を復号化するソフトウェア処理手段とを有するハフマン復号化回路。

【請求項2】 前記標準復号化回路は、ハードウェア処理により符号化を行う請求項1記載のハフマン復号化回路。

【請求項3】 前記標準復号化回路は、外部から供給される符号のビット列を取り込み、一定のビット長の符号データを抽出する符号データ抽出手段と、

前記符号データ抽出手段により抽出される符号データを受けて、該符号データの上位ビットの符号に対応する復号データが存在する場合、下位ビットに関係なく該復号データと該上位ビットのビット長とを出力する復号化手段とを有し、前記符号データ抽出手段は、前記復号化手段から出力されるビット長の上位ビットのデータを捨てて、代わりに新たに外部から供給されるデータを該ビット長分取り込み、前記一定のビット長の符号データを抽出する手段を含み、

前記符号データ抽出手段が抽出する符号データの一定のビット長は、前記復号化手段から出力されるビット長のうちで最長のビット長と同じかまたはそれよりも長いビット長である請求項1又は2記載のハフマン復号化回路。

【請求項4】 前記復号化手段は、前記符号データ抽出手段により抽出される符号データのビット長を有するアドレスを有し、符号データの上位ビットがアドレスの所定上位アドレスに一致するときは下位ビットにかかわらず該上位ビットの符号データに対応する復号データとビット長を該アドレスのデータとして記憶するメモリを有する請求項3記載のハフマン復号化回路。

【請求項5】 前記復号化手段は、組合せ論理回路である請求項3記載のハフマン復号化回路。

【請求項6】 前記復号化手段は、前記符号データ抽出手段により抽出される符号データの

ビット長より短いビット長を有するアドレスを有し、符号データの上位ビットがアドレスの所定上位アドレスに一致するときは下位ビットにかかわらず該上位ビットの符号データに対応する復号データとビット長を該アドレスのデータとして記憶するメモリと、

前記符号データ抽出手段により抽出される符号データを受けて、該符号データの上位ビットの符号に対応する復号データが存在する場合、下位ビットに関係なく該復号データと該上位ビットのビット長とを出力する組合せ論理回路とを有する請求項3記載のハフマン復号化回路。

【請求項7】 前記符号データ抽出手段は、前記復号化手段が出力するビット長だけデータを移動させるためのビットシフト手段を含む請求項3～6のいずれかに記載のハフマン復号化回路。

【請求項8】 外部から供給される異なるビット長の符号を復号化するハフマン復号化回路であって、

外部から供給されるハフマンテーブルを含むハフマンテーブル情報に基づき、復号化対象の符号が標準のハフマンテーブルを使用して符号化されたものか、あるいは非標準のハフマンテーブルを使用して符号化されたものかの判定を行う判定手段と、

標準のハフマンテーブルを有し、前記判定手段により前記符号が標準のハフマンテーブルを使用して符号化されたものであると判定された場合には、該標準のハフマンテーブルを使用して外部から供給される符号を復号化する標準復号化回路と、

前記判定手段により前記符号が非標準のハフマンテーブルを使用して符号化されたものであると判定された場合には、前記外部から供給されるハフマンテーブルを使用して外部から供給される符号を復号化する非標準復号化回路とを有するハフマン復号化回路。

【請求項9】 前記標準復号化回路はハードウェア処理により符号化を行い、前記非標準復号化回路はソフトウェア処理により符号化を行う請求項8記載のハフマン復号化回路。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、ハフマン符号を復号化するためのハフマン復号化回路に関する。

## 【0002】

【従来の技術】図8は、ハフマン符号の例を示す図表である。

【0003】復号データは、例えば0, 1, 2, 3, 4, ...である。それに対応して、符号データは、00, 01, 10, 110, 1110, ...である。符号データは、データ長が2ビット、3ビット、4ビット等と種々の長さであり、固定されていない。ただし、nビットの符号データの上位ビットは、(n-1)ビット長以下の符号データとは異なるように設定されている。

【0004】符号データは、入力データ(復号データ)

を符号化することにより生成されるデータであり、例えば2進数で表現される。復号データは、符号データを復号化することにより生成されるデータであり、例えば10進数で表現される。

【0005】ハフマン符号とは、出現頻度の高い入力データに対しては、短いデータ長の符号データを割り当て、出現頻度の低い入力データに対しては、長いデータ長の符号データを割り当てるものである。これにより、使用する平均的なデータ長を短くすることができ、符号データ全体のデータ量を少なくすることができる。

【0006】図9は、従来技術によるハフマン復号化回路の構成を示すブロック図である。

【0007】符号データ比較処理部31は、外部から符号データ列IN1を受け、先頭から最短コード長だけ取り出す。最短コード長とは、符号データの中で最も短いビット長であり、図8の場合では2である。符号データ比較処理部31は、最短コード長である2を基に、コード長2の最小値min(2)と最大値max(2)をハフマンmin/maxポインタテーブル33から表引きする。上記のかっこ内の数値は、コード長を示す。

【0008】最小値min(2)は、コード長が2である中の最小値であり、図8の例では00(0)である。最大値max(2)は、コード長が2である中の最大値であり、図8の例では10(2)である。

【0009】符号データ比較処理部31は、外部から入力される符号データIN1のビット列のうち、先頭2ビットデータcode(2)が、最小値min(2)と最大値max(2)の間にあるか否かを比較する。最小値min(2)と最大値max(2)の間にあれば、00(0)、01(1)、10(2)のいずれかである。符号データ比較処理部31は、外部から入力された符号データIN1の先頭2ビットデータcode(2)から最小値min(2)を引いた値PT=code(2)-min(2)とコード長L=2をハフマン復号テーブル32に出力する。

【0010】例えば、code(2)=00であれば、ポインタPT=code(2)-min(2)=00となり、code(2)=01であれば、ポインタPT=01となり、code(2)=10であれば、ポインタPT=10となる。

【0011】ハフマン復号テーブル32は、ポインタPTとコード長Lを受けて、対応する復号データOUT1を出力する。例えば、ポインタPT=00、コード長L=2を受ければ、復号データOUT1=0を出力する。

【0012】一方、符号データ比較処理部31において、先頭2ビットデータcode(2)が最小値min(2)と最大値max(2)の間に入らないと判断されたときには、外部から新たに1ビットの符号データIN1を取り込む。そして、先頭3ビットデータcode(3)が3ビットの最小値min(3)と最大値max

(3)の間に入るか否かを比較する。最小値min(3)と最大値max(3)は、ハフマンmin/maxポインタテーブル33から表引きされる。図8の場合には、最小値min(3)が110であり、最大値max(3)も110である。

【0013】符号データcode(3)が最小値min(3)=110と最大値max(3)=110の間に入る場合、図8の例では、符号データcode(3)=110であるので、符号データ比較処理部31からポインタPT=0、コード長L=3が出力される。

【0014】ポインタPTは、code(3)-min(3)で表されるので、図8の場合には、1ビットあれば十分である。それに対し、符号データcode(3)は、3ビット必要であるので、符号データcode(3)を直接ハフマン復号テーブル32に供給するよりも、ポインタPTを供給する方が情報量が少なくすむ。この傾向は、ビット長が長い符号データほど、効果が大きい。

【0015】ハフマン復号テーブル32は、ポインタPTとコード長Lを受けて、復号データOUT1を出力する。最小値min(3)と最大値max(3)の間に入らなければ、コード長Lを1増やして4ビットについての符号データcode(4)の比較を繰り返す。

【0016】コード符号データcode(i)が最小値min(i)と最大値max(i)の間に入らないときには、同様な処理を繰り返す。符号データの最大コード長が例えば16であるとする、コード長L=2~16の範囲内で比較が行われる。最短の処理では、1回の処理(L=2)で終了し、最長の処理では、15回の処理(L=2~16)で終了する。

【0017】

【発明が解決しようとする課題】従来のハフマン復号化回路は、符号データのコード長により、復号データが生成されるまでの時間が異なる。符号データのコード長が短いほど、復号データは速く生成され、符号データのコード長が長いほど、復号データは遅く生成される。

【0018】一般にJPEG(joint photographic expert group)方式等の圧縮データを伸張するシステムでは、ハフマン復号化、逆量子化、逆DCT(逆離散コサイン変換)の各処理を行う。この内、逆量子化と逆DCT処理は、高速化のためにハードウェア化することは比較的容易である。しかし、ハフマン復号化処理は、復号化しようとするデータが標準ハフマンテーブルで符号化されているものか、あるいは非標準ハフマンテーブルで符号化されているものかにより、復号化に使用するハフマンテーブルが変わってくる。

【0019】一般に、インターネットやデジタルスチルカメラ等で使用される圧縮データを含め、現在の情報メディア媒体のハフマン符号化方式のほぼ9割は標準ハフ

マンテーブルを使用して処理されている。残りの1割程度の符号データだけが非標準のハフマンテーブルを使用している。

【0020】しかし、データの再生装置側としては標準と非標準のいずれのハフマンテーブルで符号化されていても対応できるようにしておくことがユーザの利便性から望まれる。いずれのテーブルの符号データであっても復号化できるようにするには、構成が複雑になり、ハフマン符号化回路が大型化し、しかも処理時間が長くなる。例えば、JPEG方式では約1.6 Kバイトのメモリが必要である。頻度の少ない非標準ハフマンテーブルによる圧縮データの復号化にも対応するために、装置のハードウェア量を相当量増加させることはコストパフォーマンスの点から好ましくない。

【0021】本発明の目的は、ハードウェア量をそれほど増加することなく、標準ハフマンテーブルと非標準ハフマンテーブルのいずれを使用した符号データでも復号化することができるハフマン復号化回路を提供することである。

【0022】

【課題を解決するための手段】本発明の一観点によれば、外部から供給される異なるビット長の符号を復号化するハフマン復号化回路であって、外部から供給されるハフマンテーブル情報に基づき、復号化対象の符号が標準のハフマンテーブルを使用して符号化されたものか、あるいは非標準のハフマンテーブルを使用して符号化されたものかの判定を行う判定手段と、前記判定手段により前記符号が標準のハフマンテーブルを使用して符号化されたものであると判定された場合には、前記標準のハフマンテーブルを使用して外部から供給される符号を復号化する標準復号化回路と、前記判定手段により前記符号が非標準のハフマンテーブルを使用して符号化されたものであると判定された場合には、前記非標準のハフマンテーブルを使用して復号化コンピュータプログラムに従って外部から供給される符号を復号化するソフトウェア処理手段とを有するハフマン復号化回路が提供される。

【0023】入力される符号が標準のハフマンテーブルを使用して符号化されたものである場合に、標準復号化回路で復号化したデータを出力し、非標準のハフマンテーブルを使用して符号化されたものである場合に、ソフトウェア処理手段で復号化する。

【0024】

【発明の実施の形態】図1は、本発明の実施例によるハフマン復号化回路を使用した画像データ伸張装置の構成を示すブロック図である。ヘッダ解析部1、標準ハフマン復号化回路2、ソフトウェア復号化処理部3、及びデータ切り替え部4がハフマン復号化回路を構成する。ハフマン復号化回路にはハードウェアで構成された逆量子化回路5と逆DCT回路6が接続される。

【0025】ヘッダ解析部1には、圧縮データが入力される。圧縮データは、例えばJPEG規格の圧縮データである。圧縮データのフォーマットは図2に示すような形式である。圧縮データは、ヘッダHD及びJPEG圧縮データ8を含む。ヘッダHDは、ハフマンテーブル7を含む。ハフマンテーブル7は、ハフマンテーブルそのものであり、その大きさは例えば120バイトである。

【0026】ヘッダ解析部1は、ヘッダHDにあるハフマンテーブル7を読み出して、自らが持つ標準ハフマンテーブルと比較し、同じかどうか判定する。同じであれば、JPEG圧縮データ8が標準ハフマンテーブルを使用して符号化されていることを意味し、同じでなければJPEG圧縮データ8が非標準のハフマンテーブルを使用して符号化されていることを意味する。

【0027】上記の両者のハフマンテーブル内の全てのデータについて比較することが好ましいが、比較処理の高速化のため、ハフマンテーブル内の一部のデータ（サンプルデータ）のみを比較して、上記の判定を行ってもよい。また、ヘッダHD内に、使用するハフマンテーブルの識別子が含まれている場合には、その識別子を基に、使用するハフマンテーブルが標準のハフマンテーブルか否かを判定してもよい。

【0028】入力された圧縮データが標準ハフマンテーブルで符号化されたものであると判定されると、圧縮データは標準ハフマン復号化回路2に送られて、そこで復号化が行われる。標準ハフマン復号化回路2は、内部に標準ハフマンテーブルを有し、ハードウェア処理により復号化を行う高速の復号化回路である。標準ハフマン復号化回路2の詳細は、後で図3を参照して説明する。

【0029】ヘッダ解析部1は切り替え装置4を制御して標準ハフマン復号化回路2の出力を逆量子化回路5に入力させる。

【0030】他方、入力された圧縮データが標準ハフマンテーブルによるものでないと判定されると、圧縮データはソフトウェア復号化処理部3で復号化処理が行われる。ソフトウェア復号化処理部3は、マイクロプロセッサ(MPU)3aとメモリ3bを用いたソフトウェア処理の実行部であり、圧縮データのヘッダHDに記録された非標準のハフマンテーブル7そのものを使用してメモリに格納された復号化コンピュータプログラムに従って復号化を行う。

【0031】ソフトウェア復号化処理部3は、ヘッダHD内のハフマンテーブルを使用するので、内部にハフマンテーブルを予め用意する必要はない。非標準ハフマンテーブルは、使用頻度が少ないものの種類が多いので、その全てをソフトウェア復号化処理部3が予め用意することはハフマン復号化回路を大型化させ、好ましくない。ソフトウェア復号化処理部3は、非標準ハフマンテーブルを予め用意しなくても、外部から供給されるヘッ

ダHDD内のハフマンテーブルを使用するので、多種の非標準ハフマンテーブルに対応可能である。

【0032】非標準ハフマンテーブルの種類が少ないときには、ソフトウェア復号化処理部3の内部に非標準ハフマンテーブルを予め用意してもよい。

【0033】MPU3aとメモリ3bは画像データ伸張装置側がもともと有するものを利用することができるのでハードウェアの追加は少なくすむ。このソフトウェアコンピュータプログラムとしては、ISO/IEC IS 10918-1, Annex C (ハフマンテーブルについての仕様), Annex E, F (符号化、復号化についての仕様)に記載のフローチャートを利用できる。

【0034】ヘッダ解析部1は切り替え装置4を制御してソフトウェア復号処理部3の出力を逆量子化回路5に入力させる。

【0035】図3は、本実施例による標準ハフマン復号化回路2の構成を示すブロック図である。

【0036】ハフマン復号化回路は、例えばJPEG方式によるデジタル静止画像のデータ伸長の際に用いることができる。デジタル画像のデータ伸長は、ハフマン復号化処理を用いて、データ伸長を行う。

【0037】復号化の対象となる符号データは、例えば図8に示すものであり、最短コード長が2ビット、最長コード長が16ビットであるとする。

【0038】符号データ取込部11は、最初に最長コード長(=16)分だけ、外部から符号データIN1をシリアルに取り込む(抽出する)。そして、シリアルに受け取った16ビットの符号データIN1をパラレルデータIN2として、ハフマン復号用ルックアップテーブル12に供給する。符号データ取込部11は、シフトレジスタを用いて構成することができる。詳細は、後に説明する。

【0039】ルックアップテーブル12は、16ビットの符号データIN2を受けて、上位から何ビットが有効なハフマン符号データであるのかを示す符号サイズnとそれに対応する復号データOUT1を出力する。例えば、上位2ビットが00であれば、符号サイズn=2と復号データOUT1=0を出力する。

【0040】ルックアップテーブル12は、例えばROM、RAMまたは組合せ論理回路で構成することができる。詳細な構成は、後に説明する。

【0041】ルックアップテーブル12から出力された符号サイズnは、符号データ取込部11にフィードバックされる。符号データ取込部11は、復号化が行われた上位nビット(例えば、2ビット)を捨てて、外部から新たに2ビットの符号データIN1を取り込む。そして、新たに形成された(抽出された)16ビットの符号データIN2をルックアップテーブル12に供給し、処理を繰り返す。

【0042】図4は、符号データ取込部11に取り込まれる符号データを示す概念図である。図4(A)は、ある時点で符号データ取込部11に蓄えられた符号データを示し、図4(B)は、符号データ取込部11における途中の処理過程を示し、図4(C)は、新たに符号データIN1が取り込まれることにより形成される符号データを示す。

【0043】まず、符号データ取込部11には、図4(A)の16ビット符号データ15が蓄えられている。符号データ15がルックアップテーブル12(図3)に供給され、上位nビットデータ19がテーブルの符号と一致すると、符号サイズnと復号データOUT1がルックアップテーブル12から出力される。符号データ取込部11には、未だ16ビットの符号データ15が残ったままである。上位nビットデータ19は、既に復号化されたデータであり、残るデータ18は未だ復号化されていないデータ(未処理データ)である。符号データ取込部11は、ルックアップテーブル12から符号サイズnを受けて、符号データ15を左へnビットシフトする(図4(B))。

【0044】符号データ16(図4(B))は、符号データ15(図4(A))を左へnビットシフトし、オーバフローしたnビットを捨てた(16-n)ビットの符号データである。符号データ16は、上位に未処理データ18が位置し、下位nビットは0で埋められる。前回復号化された符号データ19(図4(A))は、結果として、捨てられたことになる。

【0045】左へnビットシフトした後は、外部からnビットの符号データIN1を新たにに取り込み、符号データ16(図4(B))と符号データIN1を加算する(図4(C))。図4(C)の符号データ17は、符号データ16(図4(B))と符号データIN1を加算した符号データであり、新たに形成される符号データIN2として、符号データ取込部11(図3)からルックアップテーブル12へ供給される。

【0046】以上のように、符号データ取込部11は、符号データ19(図4(A))について復号化が行われると、復号化された符号データ19を捨てて、外部から新たに符号データIN1(図4(C))を取り込む。

【0047】以上は、シフトレジスタ等のビットシフト手段と加算器を用いる場合を例に述べたが、ビットシフト手段のみを用いて構成することもできる。

【0048】ハフマン復号用ルックアップテーブル12から符号データ取込部11に符号サイズnが供給されると、符号データ取込部11内のビットシフト手段に外部から新たにnビットの符号データIN1がシリアルに入力される。nビットの符号データIN1が入力されると、ビットシフト手段に蓄えられている符号データは、nビットシフトし、上位nビットは外に押し出され、新たなnビットの符号データIN2が形成される。

【0049】図5は、図3のルックアップテーブル12の構成例を示す概略図である。

【0050】ROMまたはRAMにより、ルックアップテーブル12を構成する例を説明する。ルックアップテーブル12は、16ビットのアドレスADRにより指定され、各アドレスには復号データOUT1と符号サイズnが記憶されている。

【0051】図3において、ルックアップテーブル12には、16ビットの符号データIN2が入力される。符号データIN2は、ルックアップテーブル12のアドレスADRに対応し、対応するアドレスADRの復号データOUT1と符号サイズnがルックアップテーブル12から出力される。

【0052】例えば、符号データIN2の上位2ビットが00であるならば、図8に示すように復号データは0である。その場合、符号データIN2は0000...00~0011...11のうちのいずれか1つである。符号データIN2が0000...00~0011...11のうちのいずれであっても、ルックアップテーブル12は、復号データOUT1=0と符号サイズn=2を出力する。

【0053】また、符号データIN2の上位2ビットが01であるならば、符号データIN2は0100...00~0111...11のうちのいずれか1つであるので、復号データOUT1=1と符号サイズn=2を出力する。

【0054】なお、ルックアップテーブル12は、ROMまたはRAMの他、AND回路やOR回路等を用いた組合せ論理回路により実現させることができる。その場合は、符号データIN2の上位2ビットが00であれば、その他のビットの値に関係なく、復号データOUT1=1と符号サイズn=2を出力するように論理回路を組み合わさればよい。

【0055】図6は、論理回路を用いたハフマン復号用ルックアップテーブル12の構成例を示すブロック図である。

【0056】ルックアップテーブル12には、最長コード長(16ビット)のビット長を有する符号データIN2が供給される。論理回路21は、ビット長が2の符号データの復号化を行うため、符号データIN2の上位2ビットを受けて、復号データOUT1と符号サイズnを出力する。

【0057】例えば図8の場合、上位2ビットが00、01または10のときには、下位14ビットの値にかかわらず、復号データOUT1と符号サイズnを出力する。

【0058】論理回路22は、ビット長が3の符号データの復号化を行うため、符号データIN2の上位3ビットを受けて、復号データOUT1と符号サイズnを出力する。同様に、以上のような論理回路が4ビット以上についても設けられる。

【0059】以上の複数の論理回路21, 22, ...

から出力される復号データOUT1と符号サイズnは、セクタ26に入力される。セクタ26は、選択信号SELに応じて、入力される複数の復号データOUT1と符号サイズnの組の中から1組の復号データOUT1と符号サイズnを出力する。

【0060】選択回路25は、符号データIN2に応じて、選択信号SELをセクタ26に供給する。選択回路25は、例えば16ビットからなる符号データIN2を受けて、上位何ビットが符号であるかを決定する。符号データIN2の上位2ビットが符号であれば、論理回路21から出力される復号データOUT1と符号サイズnを選択し、符号データIN2の上位3ビットが符号であれば、論理回路22から出力される復号データOUT1と符号サイズnを選択するための、選択信号SELをセクタ26に出力する。

【0061】なお、各論理回路21, 22, ...に選択回路25を含ませ、選択回路25を削除してもよい。その場合、各論理回路21, 22, ...がセクタ26に選択信号SELを出力することになる。

【0062】論理回路21, 22, ...は、並列に処理されるので、符号のビット長にほとんど関係なく、常に高速に復号データOUT1を出力することができる。

【0063】組合せ論理回路により、ルックアップテーブル12を実現した場合には、ROMまたはRAMの場合に比べ、かなり小さなハードウェア量で実現することができ、消費電力の低減を図ることができる。

【0064】図7は、論理回路とメモリを用いたハフマン復号用ルックアップテーブル12の構成例を示すブロック図である。

【0065】組合せ論理回路27は、2ビットの符号を復号化するための手段であり、メモリ28は、図5に示すハフマン復号用テーブルと同様の構成であり、3ビット以上の符号を復号化するためのテーブルである。

【0066】組合せ論理回路27は、符号データIN2の上位2ビットを受けて、上位2ビットが符号であれば、復号データOUT1と符号サイズnを出力すると共に、選択信号SELを出力する。上位2ビットが符号でないときには、選択信号SELを出力しない。

【0067】メモリ28は、符号データIN2のうち、上位2ビット以外のビット(例えば、下位14ビット)を受けて、復号データOUT1と符号サイズnを出力する。符号データIN2の上位3ビット以上が符号である場合には、図8に示すように、上位2ビットが全て同じ値となる(例えば、上位2ビットは常に“11”である)ので、上位2ビットをメモリ28に入力しなくてもよい。

【0068】セクタ29には、組合せ論理回路27とメモリ28からそれぞれ出力される復号データOUT1と符号サイズnが入力される。セクタ29は、組合せ論理回路27から供給される選択信号SELに応じて、



組合せ論理回路27またはメモリ28のいずれかから供給される復号データOUT1と符号サイズnを出力する。

【0069】セクタ29は、符号データIN2の上位に含まれる符号が2ビットである場合には、組合せ論理回路27から供給される復号データOUT1と符号サイズnを出力し、符号が3ビット以上であるときには、メモリ28から供給される復号データOUT1と符号サイズnを出力する。

【0070】図5に示したように、RAMまたはROM等のメモリによりルックアップテーブル12を構成した場合、符号の最長ビットを16ビットとすれば、64K( $=2^{16}$ )のアドレス領域が用意される。各アドレスには、例えば12ビットの復号データOUT1と4ビットの符号サイズnが記憶される。この場合に、必要なメモリ容量は、 $64K \times (12\text{ビット} + 4\text{ビット}) = 128K$ バイトである。ただし、1バイトは8ビットである。

【0071】一方、図7に示したように、メモリと組合せ論理回路によりルックアップテーブル12を構成した場合、復号データOUT1と符号サイズnのビット数は上記と同じであるが、14ビット( $=16-2$ )の符号データを基にアドレスを形成するので、アドレス領域は16K( $=2^4$ )となる。したがって、必要なメモリ容量は、 $16K \times (12\text{ビット} + 4\text{ビット}) = 32K$ バイトである。

【0072】ルックアップテーブル12は、メモリ単独で構成するよりも、メモリと組合せ論理回路を組み合わせで構成する方が、メモリ容量が少なく済む。なお、図7では、組合せ論理回路27が2ビットの符号についてのみ復号化を行う場合について述べたが、3ビット以上の符号についても復号化を行わせることもできる。

【0073】以上のように、本実施例の標準ハフマン復号化回路2は、復号化対象の符号データのコード長に関係なく、常に高速で復号データOUT1を出力することができる。

【0074】従来は、ハフマン符号の理論を単純に回路化したものであり、復号化対象の符号データのコード長が長ければ長いほど一致する符号データを探すために必要な比較回数が多くなっていた。そして、ほとんどの場合が複数回の比較を行わなければならなかったため、復号化速度が遅かった。

【0075】以上説明した実施例では、標準ハフマンテーブル用のハードウェア構成の復号化回路と、非標準ハフマンテーブル用のソフトウェア処理による復号化部とを設け、圧縮データのハフマンテーブルの種類に応じて復号化回路の出力と復号化部の出力とを切り替えるので、標準あるいは非標準ハフマンテーブルによる符号データのいずれにも対応できる。さらに、符号データをルックアップテーブル12に入力することにより、復号化対象の符号データのコード長に関係なく、直ちに符号デ

ータを復号化し、出力することができるので、高速な復号化が可能である。本実施例の復号化回路をデータ伸張装置に使用して、逆量子化回路と逆DCT回路をハードウェアで構成すれば、約9割の圧縮データがハードウェアの標準ハフマン復号化回路で復号化できるので、全部ハードウェア処理となり高速化が期待できる。また、残りの約1割の圧縮データは、復号化処理のみをソフトウェアで行い、逆量子化と逆DCT処理がハードウェアで行えるので、JPEG伸張全体としては高速処理が可能となる。

【0076】以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【0077】

【発明の効果】以上説明したように、本発明によれば、ハードウェア量をそれほど増加することなく、標準ハフマンテーブルと非標準ハフマンテーブルのいずれを使用した符号データでも復号化することができる。

【0078】また、標準ハフマン復号化回路では、一定のビット長を有する符号データを抽出して、復号化手段に入力することにより、直ちに復号データを出力することができるので、高速な復号化が可能である。

【図面の簡単な説明】

【図1】本発明の実施例によるハフマン復号化回路を含むデータ伸張装置の構成を示すブロック図である。

【図2】JPEG方式の符号データフォーマットの一例を示す概略図である。

【図3】本発明の実施例による標準ハフマン復号化回路の構成を示すブロック図である。

【図4】符号データ取込部に取り込まれる符号データを示す。図4(A)はある時点で符号データ取込部に蓄えられた符号データを示し、図4(B)は符号データ取込部における途中の処理過程を示し、図4(C)は新たに符号データIN1が取り込まれることにより形成される符号データを示す概念図である。

【図5】図3のルックアップテーブルの構成例を示す概略図である。

【図6】図3のルックアップテーブルの他の構成例を示す概略図である。

【図7】図3のルックアップテーブルのさらに他の構成例を示す概略図である。

【図8】ハフマン符号の例を示す図表である。

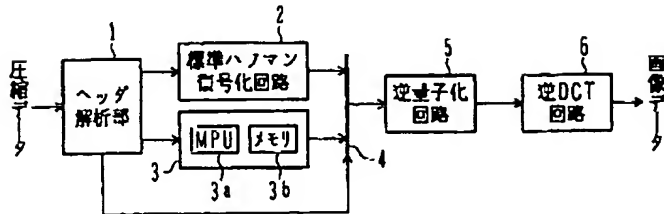
【図9】従来技術によるハフマン復号化回路の構成を示すブロック図である。

【符号の説明】

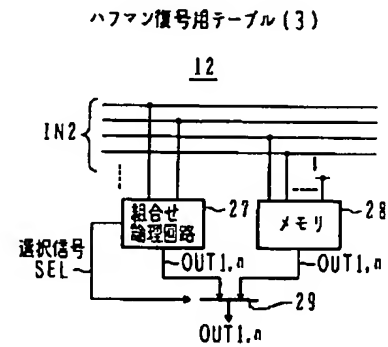
- 1 ヘッダ解析部
- 2 標準ハフマン復号化回路
- 3 ソフトウェア復号化処理部
- 4 切り替え部

- |                      |                        |
|----------------------|------------------------|
| 5 逆量子化回路             | 28 メモリ                 |
| 6 逆DCT回路             | 25 選択回路                |
| 7 ハフマンテーブル定義領域       | 26, 29 セレクタ            |
| 11 符号データ取込部          | 31 符号データ比較処理部          |
| 12 ハフマン復号用ルックアップテーブル | 32 ハフマン復号テーブル          |
| 21, 22, 27 論理回路      | 33 ハフマンmin/maxポインタテーブル |

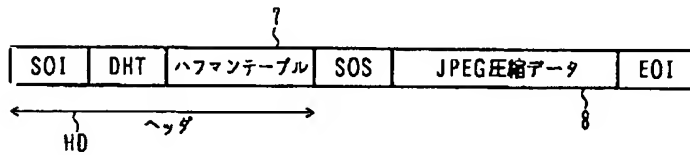
【図1】



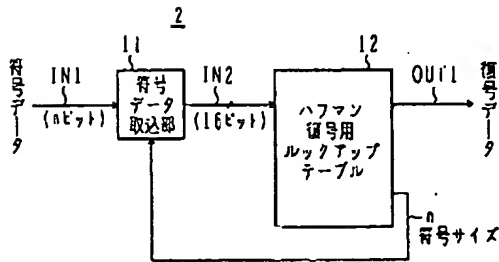
【図7】



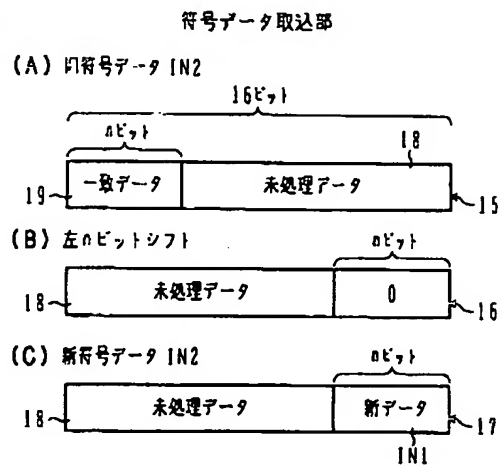
【図2】



【図3】



【図4】

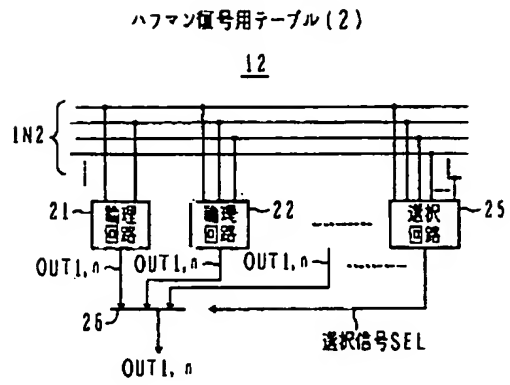


【図5】

ハフマン復号用テーブル(1)

ADR	復号データ	符号サイズ
0000...00	0	2
0011...11	1	2
0100...00	2	2
0111...11	...	...
1000...00	...	...
1011...11	...	...

【図6】



【図8】

ハフマン符号

符号データ	復号データ
00	0
01	1
10	2
110	3
1110	4
...	...

【図9】

